

Patent Abstracts of Japan

PUBLICATION NUMBER : 07295685
PUBLICATION DATE : 10-11-95

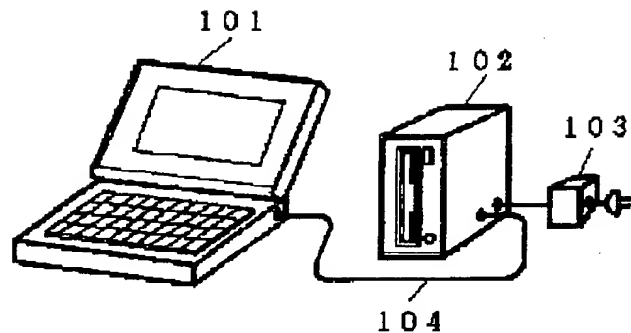
APPLICATION DATE : 28-04-94
APPLICATION NUMBER : 06091276

APPLICANT : CITIZEN WATCH CO LTD;

INVENTOR : YAMAGUCHI SHIZUO;

INT.CL. : G06F 1/18 G06F 1/26

TITLE : INFORMATION PROCESSING SYSTEM



ABSTRACT : PURPOSE: To facilitate mutual connections for the supply of a power source and obtain the information processing system which is easy to use by supplying the electric power from the information processor to a portable information processor through the same connection cable.

CONSTITUTION: An AC adapter 103 is the power source of an external information storage device 102. The portable information processor 101 is independently usable by using its internal battery or chargeable battery as its power source, but when it is connected to the information storage device 102 through the connection cable 104, the electric power is supplied from the information storage device 102 through the connection cable 104. Namely, the connection cable 104 transmits signals between the portable information processor and information storage device 102 and also supplies the electric power; and the signals and electric power are superposed one over the other, so mutual connections are easily made. This constitution facilitates the cable attachment and detachment, so the function of the information processing system including the information storage device 102 as an external peripheral device can be displayed sufficiently.

COPYRIGHT: (C)1995,JPO

(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開平7-295685

(43) 公開日 平成7年(1995)11月10日

(51) Int.Cl. ⁶	識別記号	片内整理番号	F I	技術表示箇所
G 0 6 F 1/18 1/26			G 0 6 F 1/ 00	3 2 0 D 3 3 0 F
審査請求 未請求 請求項の数 8 O L (全 7 頁)				
(21) 出願番号	特願平6-91276			
(22) 出願日	平成6年(1994)4月28日			
(71) 出願人	000001960 シチズン時計株式会社 東京都新宿区西新宿2丁目1番1号			
(72) 発明者	山口 静男 埼玉県所沢市大字下富字武野840番地 シ チズン時計株式会社技術研究所内			

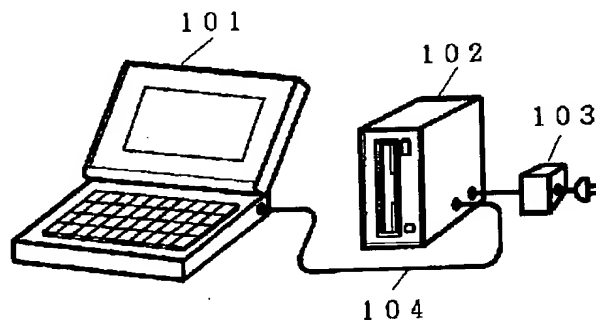
(54) 【発明の名称】 情報処理システム

(57) 【要約】

【目的】 携帯情報処理装置と情報記憶装置の相互接続を容易とすることである。

【構成】 外付け情報記憶装置の電源は商用電源から供給し、携帯情報処理装置との交換データを情報記憶装置から携帯情報処理装置への供給電源に重畳する情報処理システム。

【効果】 携帯情報処理装置と外付け情報記憶装置との相互の情報データの交換と、相互の接続とは、同軸形状の一对の電極を有する接続プラグ1本で簡単に相互接続が出来る。



【特許請求の範囲】

【請求項 1】 携帯情報処理装置と、情報記憶装置と、情報記憶装置に接続する A/C アダプタと、携帯情報処理装置と情報記憶装置とを接続する接続ケーブルとを有し、情報記憶装置の電源は A/C アダプタを介して商用電源から供給して、接続ケーブルを経由して携帯情報処理装置と情報記憶装置とで情報データを相互に交換するとともに、同じ接続ケーブルを経由して情報記憶装置から携帯情報処理装置へ電源を供給することを特徴とする情報処理システム。

【請求項 2】 携帯情報処理装置と、情報記憶装置と、情報記憶装置に接続する A/C アダプタと、携帯情報処理装置と情報記憶装置とを接続する接続ケーブルとを有し、情報記憶装置の電源は A/C アダプタを介して商用電源から供給して、接続ケーブルを経由して情報記憶装置からの情報データを第 1 のインターフェイス部を介して変調し、情報記憶装置から携帯情報処理装置へ供給する電源に重畳して携帯情報処理装置に搬送することを特徴とする情報処理システム。

【請求項 3】 携帯情報処理装置と、情報記憶装置と、情報記憶装置に接続する A/C アダプタと、携帯情報処理装置と情報記憶装置とを接続する接続ケーブルとを有し、情報記憶装置の電源は A/C アダプタを介して商用電源から供給して、接続ケーブルを経由して携帯情報処理装置からの情報データを第 2 のインターフェイス部を介して変調し、情報記憶装置から携帯情報処理装置へ供給する電源に重畳して情報記憶装置に搬送することを特徴とする情報処理システム。

【請求項 4】 情報記憶装置の第 1 のインターフェイス部は、第 1 の外部電源入力端子と第 1 のローパスフィルタと第 1 のバンドパスフィルタと第 2 のバンドパスフィルタと第 1 のデコーダと第 1 の変調器と接続プラグとを有することを特徴とする請求項 1 または請求項 2 に記載の情報処理システム。

【請求項 5】 情報記憶装置の第 1 のインターフェイス部は、第 1 の外部電源入力端子と第 1 のローパスフィルタと第 1 のバンドパスフィルタと第 2 のバンドパスフィルタと第 1 のデコーダと第 1 の変調器と接続プラグとを有し、第 1 の外部電源入力端子は第 1 のデコーダと第 1 の変調器との電源端子に接続し、また第 1 の外部電源入力端子は第 1 のローパスフィルタを介して接続プラグに接続し、さらに接続プラグは第 1 のバンドパスフィルタを介して第 1 のデコーダに接続し、さらに接続プラグは第 2 のバンドパスフィルタを介して第 1 の変調器に接続することを特徴とする請求項 1 または請求項 2 に記載の情報処理システム。

【請求項 6】 携帯情報処理装置の第 2 のインターフェイス部は、第 2 の外部電源入力端子と第 2 のローパスフィルタとダイオードと二次電池と第 3 のバンドパスフィルタと第 4 のバンドパスフィルタと第 2 のデコーダと第 2

の変調器とを有することを特徴とする請求項 1 または請求項 3 に記載の情報処理システム。

【請求項 7】 携帯情報処理装置の第 2 のインターフェイス部は、第 2 の外部電源入力端子と第 2 のローパスフィルタとダイオードと二次電池と第 3 のバンドパスフィルタと第 4 のバンドパスフィルタと第 2 のデコーダと第 2 の変調器とを有し、第 2 の外部電源入力端子は第 2 のローパスフィルタとダイオードを介して二次電池と第 2 のデコーダと第 2 の変調器との電源端子に接続し、また第 2 の外部電源入力端子は第 3 のバンドパスフィルタを介して第 2 のデコーダに接続し、さらに第 2 の外部電源入力端子は第 4 のバンドパスフィルタを介して第 2 の変調器に接続することを特徴とする請求項 1 または請求項 3 に記載の情報処理システム。

【請求項 8】 携帯情報処理装置と情報記憶装置とを接続する接続ケーブルは、同軸形状の一对の電極を有する構造であることを特徴とする請求項 1 から請求項 3 に記載の情報処理システム。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は携帯情報処理装置と情報記憶装置とを接続してデータやプログラムなど相互の情報データを交換する情報処理システムに関する。

【0002】

【従来の技術】 従来の携帯情報処理装置、いわゆる電子手帳などの携帯情報処理装置にあっては記憶容量の大きなハードディスクやフロッピーディスクは重畳や消費電力が大きいため内蔵することがむずかしい。

【0003】 このため、これら携帯性情報処理装置にあっては通常は内蔵の限られた容量の半導体メモリーを使用していて、必要に応じてハードディスクドライブやフロッピーディスクドライブなどの情報記憶装置を接続して使用している。

【0004】 すなわち、携帯情報処理装置の実際の使用状況を考慮すると、携帯情報処理装置を情報記憶装置と接続して使用する場合、情報記憶装置に蓄積しているデータやプログラムなどの内容を携帯情報処理装置に引き出したり、その反対に携帯情報処理装置の内容を記憶容量の大きな情報記憶装置に蓄積することである。

【0005】 このことは、携帯情報処理装置に要求される携帯性という制約から生じる形状や電源容量に起因する記憶容量の不足を情報記憶装置で補うということにはならない。

【0006】 図 8 は従来例の情報処理システムの構成を示す斜視図である。以下、図 8 に示す従来の情報処理システムの構成について説明する。

【0007】 情報処理システムは、携帯情報処理装置 801 と、ここではフロッピーディスクドライブの例である情報記憶装置 802 と、携帯情報処理装置 801 に直流電源を供給する A/C アダプタ 803 と、携帯情報処理

装置801と情報記憶装置802を接続する接続ケーブル804とで構成する。

【0008】すなわち、図8の構成例の場合では、通常携帯時は携帯情報処理装置801単体で使い、電源は内蔵の電池もしくは充電可能な内蔵電池で駆動する。

【0009】また、携帯情報処理装置801に情報記憶装置802を接続して使用するとき、情報記憶装置802への電源は図8に示すように、携帯情報処理装置801から接続ケーブル804を経由して供給する。

【0010】一般には、この接続ケーブル804は34ピンあるいは26ピンの電源線内蔵インターフェイスのケーブルを使用する。

【0011】図9は従来例のもうひとつの情報処理システムの構成を示す斜視図である。

【0012】図9に示す情報処理システムは携帯情報処理装置901と、外付け情報記憶装置902と、携帯情報処理装置901に直流電源を供給するACアダプタ903と、携帯情報処理装置901と情報記憶装置902を接続する接続ケーブル904と、情報記憶装置902に直接商用電源を供給する電源コード905とで構成する。

【0013】この接続ケーブル904は図8に示す接続ケーブル804と同様に34ピンあるいは26ピンの電源線内蔵インターフェイスのケーブルを使用する。

【0014】

【発明が解決しようとする課題】ここで、図8の構成においては、比較的消費電力の大きい情報記憶装置802の電源は、携帯情報処理装置801を経由して供給され、その携帯情報処理装置801の電源は商用電源からACアダプタ803を介して供給している。

【0015】しかし、ACアダプタ803を使用せずに情報記憶装置802とデータの交換を行う場合、携帯情報処理装置801の内蔵の電池もしくは充電可能な内蔵電池を使用することになり、内蔵電池の容量には制限があるため長時間使用が出来ないという課題がある。

【0016】また、図9の構成においては、別途商用電源から情報記憶装置902に電源を供給するための商用電源の配線が増えるという課題がある。

【0017】さらに、携帯情報処理装置801の使用頻度が高いほど情報記憶装置802との情報データの更新を頻繁に行うことになり、その都度34ピンあるいは26ピンの多ピンコネクタを接続しなければならず、接続のわずらわしさやコネクタの差し込み時の差し込み不良が発生するという課題がある。

【0018】本発明の目的は上述する課題を解決し、電池もしくは充電可能な内蔵電池で駆動する携帯情報処理装置に、比較的消費電力の大きい情報記憶装置を接続して使用する場合に、電源の供給と相互接続を容易とすることにより使いやすい情報処理システムを提供することである。

【0019】

【課題を解決するための手段】本発明は上記目的を達成するために、携帯情報処理装置と、情報記憶装置と、情報記憶装置に接続するACアダプタと、携帯情報処理装置と情報記憶装置とを接続する接続ケーブルとを有し、情報記憶装置の電源はACアダプタを介して商用電源から供給して、接続ケーブルを経由して携帯情報処理装置と情報記憶装置とで情報データを相互に交換するとともに、同じ接続ケーブルを経由して情報記憶装置から携帯情報処理装置へ電源を供給することを特徴とする。

【0020】さらに本発明は上記目的を達成するために、携帯情報処理装置と、情報記憶装置と、情報記憶装置に接続するACアダプタと、携帯情報処理装置と情報記憶装置とを接続する接続ケーブルとを有し、情報記憶装置の電源はACアダプタを介して商用電源から供給して、接続ケーブルを経由して情報記憶装置からの情報データを第1のインターフェイス部を介して変調し、情報記憶装置から携帯情報処理装置へ供給する電源に重畳して携帯情報処理装置に搬送することを特徴とする。

【0021】さらに本発明は上記目的を達成するために、携帯情報処理装置と、情報記憶装置と、情報記憶装置に接続するACアダプタと、携帯情報処理装置と情報記憶装置とを接続する接続ケーブルとを有し、情報記憶装置の電源はACアダプタを介して商用電源から供給して、接続ケーブルを経由して携帯情報処理装置からの情報データを第2のインターフェイス部を介して変調し、情報記憶装置から携帯情報処理装置へ供給する電源に重畳して情報記憶装置に搬送することを特徴とする。

【0022】さらに本発明は上記目的を達成するために、情報記憶装置の第1のインターフェイス部は、第1の外部電源入力端子と第1のローパスフィルタと第1のバンドパスフィルタと第2のバンドパスフィルタと第1のデコーダと第1の変調器と接続プラグとを有することを特徴とする。

【0023】さらに本発明は上記目的を達成するために、携帯情報処理装置の第2のインターフェイス部は、第2の外部電源入力端子と第2のローパスフィルタとダイオードと二次電池と第3のバンドパスフィルタと第4のバンドパスフィルタと第2のデコーダと第2の変調器とを有することを特徴とする。

【0024】さらに本発明は上記目的を達成するために、携帯情報処理装置と情報記憶装置とを接続する接続ケーブルは、同軸形状の一对の電極を有する構造であることを特徴とする。

【0025】

【作用】携帯情報処理装置と情報記憶装置とを同軸形状の一对の電極を有する構造の接続ケーブルで接続して、消費電力の大きな情報記憶装置から携帯情報処理装置に直流電源を接続ケーブルを経由して供給するとともに、データやプログラムなど相互の情報データを変調して、

直流電源に重畳して交換することで、接続ケーブルのピン数を減らすとともに接続ケーブルの接続のわずらわしさを大幅に軽減することが可能となる。

【0026】

【実施例】図1は本発明の情報処理システムの構成を示す斜視図である。以下、図1の斜視図を用いて本発明の情報処理システムの構成を説明する。

【0027】本発明の情報処理システムは携帯情報処理装置101と、情報記憶装置102と、情報記憶装置102に電源を供給するACアダプタ103と、携帯情報処理装置101と情報記憶装置102とを接続する接続ケーブル104とで構成する。

【0028】ACアダプタ103は外付け情報記憶装置102の電源である。また、携帯情報処理装置101は内蔵の電池もしくは充電可能な内蔵電池を電源として単独で使うことができるが、接続ケーブル104で情報記憶装置102と接続するときは、接続ケーブル104を経由して情報記憶装置102から電源の供給を受ける。

【0029】すなわち、接続ケーブル104は携帯情報処理装置101と情報記憶装置102の間で信号の伝送を行うほか電源の供給も行うが、後に詳述する通り、信号と電源を重畳しているため相互接続が容易である。

【0030】図2は本発明の携帯情報処理装置を単独で使用する場合を示す斜視図である。図2に示すように携帯情報処理装置101にはACアダプタ103が接続している。図2に示す携帯情報処理装置101およびACアダプタ103は図1に示す携帯情報処理装置101およびACアダプタ103と同じものである。

【0031】すなわち、携帯情報処理装置101は内蔵の電池もしくは充電可能な内蔵電池を電源として単独で使うこともできるが、ACアダプタ103から直接電源の供給を受けることもできる。

【0032】以下には本発明の情報処理システムに関する詳細な説明を行う。図3は本発明の携帯情報処理装置の内部構成を示すブロック図である。以下に図3に示す本発明の情報処理システムの構成要素である携帯情報処理装置の内部構成を説明する。

【0033】図3に示す携帯情報処理装置の内部構成は中央演算処理部309（図面ではCPUと記載する）と、第2のインターフェイス回路部312とで構成する。

【0034】中央演算処理部309は携帯情報処理装置の主たる部分であり、ワープロや画卓あるいはスケジュール表など、いわゆる電子手帳の機能を保有する。さらに、中央演算処理部309には外部と双方向でデータの交換を行うための第2のシリアルインターフェイス部310を有する。

【0035】第2のインターフェイス回路部312は、図2に示すACアダプタ103と接続するか、あるいは

図1に示す接続ケーブル104を介して外付け情報記憶装置102と接続する第2の外部電源入力端子301と、第2のローパスフィルタ302（図面ではLPFと記載する）と、ダイオード303と、二次電池304と、第3のバンドパスフィルタ305（図面ではBPF1と記載する）と、第2のデコーダ306（図面ではDEC1と記載する）と、第4のバンドパスフィルタ307（図面ではBPF2と記載する）と、第2の変調器308（図面ではMOD2と記載する）とを有する。

【0036】次に図3に示す携帯情報処理装置の構成要素の接続状態を説明する。第2の外部電源入力端子301の一方の端子はグラウンドに接続し、第2の外部電源入力端子301の他方の端子は第2のローパスフィルタ302の一方の端子と第3のバンドパスフィルタ305の一方の端子と第4のバンドパスフィルタ307とに接続する。

【0037】また、第2のローパスフィルタ302の他方の端子はダイオード303のアノードに接続し、ダイオード303のカソードは二次電池304のプラス電極と接続し、二次電池304のマイナス電極はグラウンドに接続する。

【0038】また、第3のバンドパスフィルタ305の他方の端子は第2のデコーダ306を介して中央演算処理部309の第2のシリアルインターフェイス部310に接続する。

【0039】また、第4のバンドパスフィルタ307の他方の端子は第2の変調器308を介して中央演算処理部309の第2のシリアルインターフェイス部310に接続する。

【0040】次に図3に示す携帯情報処理装置の内部動作について説明する。図2に示すACアダプタ103からの直流電源あるいは図1に示す外付け情報記憶装置102から接続ケーブル104を介して送られてくる直流電源と変調された搬送波とは第2の外部電源入力端子301の他方の端子の入力信号となる。この直流電源と変調された搬送波については、図4を用いて説明する情報記憶装置の構成とその動作説明で詳しく説明する。

【0041】第2の外部電源入力端子301の他方の端子の入力信号は、第2のローパスフィルタ302で直流電源に重畳する搬送波の信号成分をリジェクトし、ダイオード303を経由して二次電池304を充電するほか、中央演算処理装置309の電源端子と第2のデコーダ306と第2の変調器308との電源端子に直流電源を供給する。

【0042】また、第2の外部電源入力端子301の他方の端子の入力信号は、第3のバンドパスフィルタ305で情報記憶装置からの変調された搬送波を抽出し、第2のデコーダ306で検波し、中央演算処理装置309の第2のシリアルインターフェイス部310に情報データを送り、中央演算処理装置309はその情報データを解

析して、解析結果に合った処理を行う。

【0043】一方、第2の変調器308は携帯情報処理装置からの情報データを変調して搬送波として出力し、第4のバンドパスフィルタ307でその搬送波の高調波成分除去して第2の外部電源入力端子301の他方の端子に出力する。

【0044】また、第2のデコーダ306は後述のごとく、図1に示す情報記憶装置102からの搬送波の有無を検出できるので、中央演算処理装置309は図1に示す情報記憶装置102からの搬送波が無いときは第2の変調器308の動作を止めるようプログラムしてある。

【0045】従って、図2に示すACアダプタ103を第2の外部電源入力端子301に接続するときは、外部情報記憶装置とのデータ転送が誤って行われること禁止している。

【0046】図4は本発明の情報記憶装置でフロッピーディスクドライブの内部構成を示すブロック図である。以下に図4に示す本発明の情報処理システムの構成要素であるフロッピーディスクドライブの内部構成を説明する。

【0047】図4に示すフロッピーディスクドライブの内部構成はディスク演算処理部409（図面ではFDDと記載する）と、第1のインターフェイス部412とを有する。

【0048】ディスク演算処理部409は磁気記憶装置であって、図示していないが、磁気フロッピーディスクを記録メディアとしてデータの書き込み、消去および読み出しができる。さらに、ディスク演算処理部409には外部と双方向でデータの交換を行うための第1のシリアルインターフェイス部410部を有する。

【0049】第1のインターフェイス回路部412は、図1に示すACアダプタ103に接続する第1の外部電源入力端子401と、第1のローパスフィルタ402（図面ではLPFと記載する）と、第1のバンドパスフィルタ405（図面ではBPF2と記載する）と、第1のデコーダ406（図面ではDEC2と記載する）と、第2のバンドパスフィルタ407（図面ではBPF1と記載する）と、第1の変調器408（図面ではMOD1と記載する）と接続プラグ411とを有する。

【0050】次に図4に示す情報記憶装置の構成要素の接続状態を説明する。第1の外部電源入力端子401の一方の端子はグラウンドに接続し、第1の外部電源入力端子401の他方の端子は第1のローパスフィルタ402の一方の端子と、ディスク演算処理部409と第1のデコーダ406と第1の変調器408との電源端子とに接続する。

【0051】また、第1のローパスフィルタ402の他方の端子は第1のバンドパスフィルタ405の一方の端子と第2のバンドパスフィルタ407と接続プラグ411の一方の端子とに接続し、接続プラグ411の他方の

端子はグラウンドに接続する。

【0052】また、第1のバンドパスフィルタ405の他方の端子は第1のデコーダ406を介してディスク演算処理部409の第1のシリアルインターフェイス部410に接続する。

【0053】また、第2のバンドパスフィルタ407の他方の端子は第1の変調器408を介してディスク演算処理部409の第1のシリアルインターフェイス部410に接続する。

【0054】次に図4に示すフロッピーディスクドライブの内部動作について説明する。図1に示すACアダプタ103からの直流電源は第1の外部電源入力端子401に入力し、ディスク演算処理部409と第1のデコーダ406と第1の変調器408と電源となる。

【0055】また、第1の外部電源入力端子401の直流電源は、第1のローパスフィルタ402でノイズ源を除去して直流電源を接続プラグ411の一方の端子に出力する。

【0056】さらに、第1の変調器408はディスク演算処理部409からの情報データを第1の変調器408を介して搬送波として出力し、第2のバンドパスフィルタ407でその搬送波の高調波成分除去して直流電源に重畳して接続プラグ411の一方の端子に出力する。

【0057】一方、携帯情報処理装置から送出される搬送波は直流電源に重畳して接続プラグ411の一方の端子に入力し、第1のバンドパスフィルタ405で携帯情報処理装置からの搬送波を抽出し、第1のデコーダ406で検波し、ディスク演算処理部409の第1のシリアルインターフェイス部410に情報データを送り、ディスク演算処理部409はその情報データを解析して、情報データの書き込み、消去および読み出しを行う。

【0058】図5は本発明のバンドパスフィルタおよびデコーダの一構成を示す回路図である。図5に示すバンドパスフィルタ501とデコーダ502とは図3に示す第3のバンドパスフィルタ305と第2のデコーダ306とに相当し、おのこの構成を以下に説明する。

【0059】バンドパスフィルタ501は第1のインダクタンス510と第1のコンデンサ511とが直列に接続し、第2のインダクタンス512と第2のコンデンサ513とが並列に接続し、定K型バンドパスフィルタを構成し第1のインダクタンス510の入力503に搬送波が入力する。

【0060】ここで、デコーダ502はバンドパスフィルタ501の出力を検波するダイオード520と検波時定数回路を構成する第3のコンデンサ521と検波時定数回路を構成する第1の抵抗522と第1の増幅器523とで構成し、第1の増幅器523の出力は復調信号出力504となっている。

【0061】また、第2の抵抗524および第4のコンデンサ526はダイオード520の検波出力を積分して

搬送波の有無を検出する搬送波検出回路であり第2の増幅器525の出力は搬送波検出出力506となっている。

【0062】図4に示す第1のバンドパスフィルタ405および第1のデコーダ406の構成も周波数帯域が異なるだけで、図5に示す回路と同じ構成である。

【0063】図6は本発明のバンドパスフィルタおよび変調器の構成を示す回路図である。図6に示す変調器601とバンドパスフィルタ602とは図3に示す第2の変調器308と第4のバンドパスフィルタ307とに相当し、おのおのの構成を以下に説明する。

【0064】ここで、変調器601は2入力のNANDゲート610で構成し、一方の入力は搬送周波数の入力603であって、他方の入力は変調信号の入力604になっている。変調信号606が「1」のときNANDゲート610は搬送周波数605を出力する。すなわち、変調信号606で変調された搬送周波数出力が得られる。

【0065】また、バンドパスフィルタ602は第2のコンデンサ621と第3のコンデンサ623とインダクタンス622とで π 型のバンドパスフィルタを構成している。第1のコンデンサ620は前段との結合コンデンサである。すなわち、NANDゲート610からの変調信号で変調された搬送周波数出力の高調波成分を除去するバンドパスフィルタである。

【0066】図4に示す第2のバンドパスフィルタ407および第1の変調器408の構成も周波数帯域が異なるだけで、図6に示す回路と同じ構成である。

【0067】図7は本発明のローパスフィルタの構成を示す回路図である。図7に示すローパスフィルタは、第1のインダクタンス710とコンデンサ712と第2のインダクタンス711とで構成し、入力信号は入力710に入り、出力702に出力する一般的なローパスフィルタである。図3に示す第2のローパスフィルタ302および図4に示す第1のローパスフィルタ402に相当する。

【0068】以上、これまでの実施例による説明からも理解できる通り、本発明においては、いわゆる電子手帳などに代表される携帯情報処理装置にあって、記憶容量は大きいが重量や消費電力が大きいフロッピーディスクドライブを情報記憶装置として切り替える。

【0069】そして、必要に応じて携帯情報処理装置と、情報記憶装置としてのフロッピーディスクドライブとを接続できるようにしたばかりでなく、この外付け情報記憶装置から携帯情報処理装置に電源を供給できるように構成する。

【0070】また、両者を接続する接続ケーブルには搬送波として相互の情報データを信号として重畳すること

で、携帯情報処理装置と外付け情報記憶装置の相互接続にあたっては外部電源用のピン数の少ない、同軸形状の一对の電極を有する接続プラグ1本で簡単に相互接続ができる。

【0071】さらに、携帯情報処理装置の外部電源入力端子には直接ACアダプタを接続しても電源に重畳する搬送波の伝送データ系は動作しないため、商用電源のあるところではACアダプタを単なる外部電源として携帯情報処理装置に長時間にわたり電源を供給することもできる。

【0072】

【発明の効果】このことは、携帯情報処理装置を日常的に使用する際の外付け情報記憶装置との多ピンケーブルによる相互接続や別途外部電源を接続するといった煩わしさから解放し、ケーブル着脱を容易としたため外付け周辺装置である情報記憶装置をも含めて情報処理システムの機能を十二分に発揮できるという効果がある。

【0073】以上が、本発明によるフロッピーディスクドライブをベースとした電源と情報データを重畳して接続する情報処理システムであるが、前述の外付け情報記憶装置はハードディスクであっても同様な構成が実現できるばかりでなく、広くはプリンタなど従来からの情報処理システムの周辺装置などにも適用できることはいうまでもない。

【図面の簡単な説明】

【図1】本発明の実施例における情報処理システムの構成を示す斜視図である。

【図2】本発明の実施例における携帯情報処理装置を単独で使用する場合の構成を示す斜視図である。

【図3】本発明の実施例における携帯情報処理装置の内部構成を示すブロック図である。

【図4】本発明の実施例における情報記憶装置の内部構成を示すブロック図である。

【図5】本発明の実施例におけるバンドパスフィルタおよびデコーダの構成を示す回路図である。

【図6】本発明の実施例におけるバンドパスフィルタおよび変調器の構成を示す回路図である。

【図7】本発明の実施例におけるローパスフィルタの構成を示す回路図である。

【図8】従来例の情報処理システムの構成を示す斜視図である。

【図9】もうひとつの従来例の情報処理システムの構成を示す斜視図である。

【符号の説明】

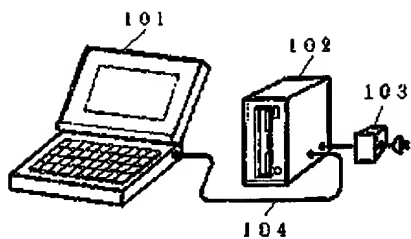
101 携帯情報処理装置

102 情報記憶装置

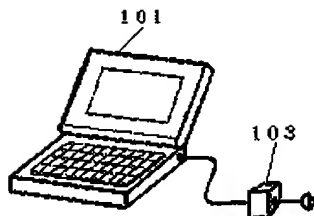
103 ACアダプタ

104 接続ケーブル

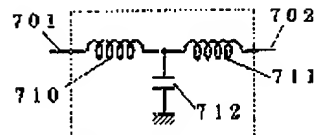
【図1】



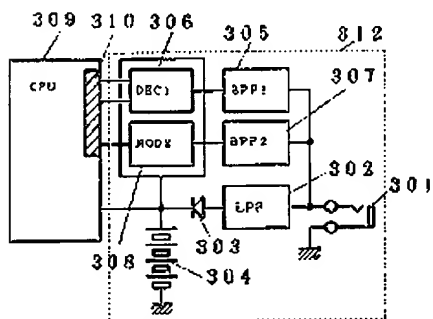
【図2】



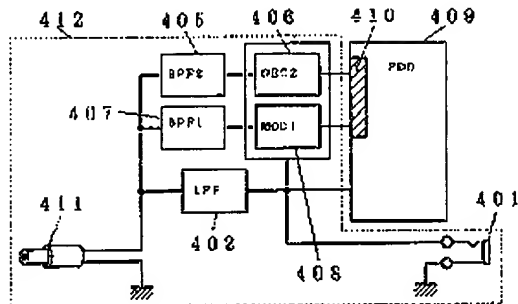
【図7】



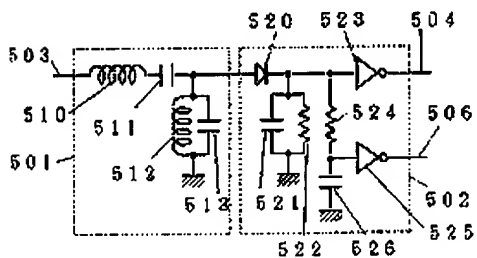
【図3】



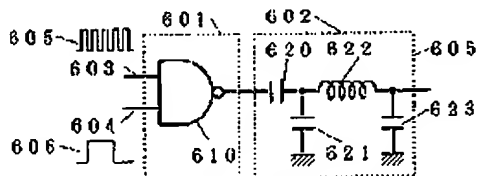
【図4】



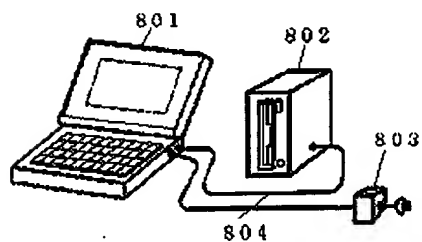
【図5】



【図6】



【図8】



【図9】

